



描述

HR3988是一款四路DMOS全桥驱动芯片,能够驱动多达2个步进电机或4个直流电机。每个全桥输出额定值高达36V, 1.2 A。其内部集成了固定衰减时间的PWM电流稳压器和2位非线性数模转换器,支持步进电机的全步、半步、1/4步控制,或直流电机的正向、反向、滑行模式控制。其PWM电流稳压器采用的混合衰减模式可有效降低电机的可闻噪声,增加步进精确度,并减小功耗。

在PWM工作模式下,内置的同步整流控制电路能够有效减小电路功耗。

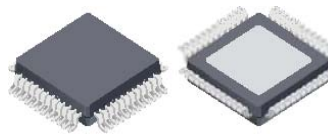
该芯片还具有过热关断、欠压锁定以及CROSSOVER电流保护等保护功能,其无需特定的上电顺序。

HR3988目前提供一种贴片封装:带有裸露散热片的TQFP48 (7 mm × 7 mm),能有效改善散热性能。该封装为无铅封装,引框采用100%雾锡电镀。

特点

- 36V 额定输出能力;
- 4路全桥;
- 可驱动2个步进电机。
- 大电流输出;
- 逻辑电源同时兼容3.3和5V;
- 同步整流;
- 欠压锁定(UVLO)保护电路;
- 过热关断保护电路;
- CROSSOVER 电流保护电路。

封装形式



带散热片的TQFP48

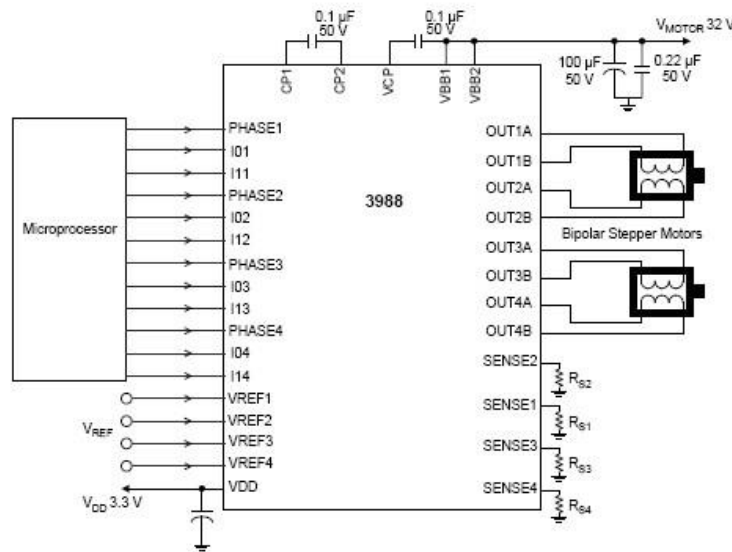


图 1. 典型应用电路

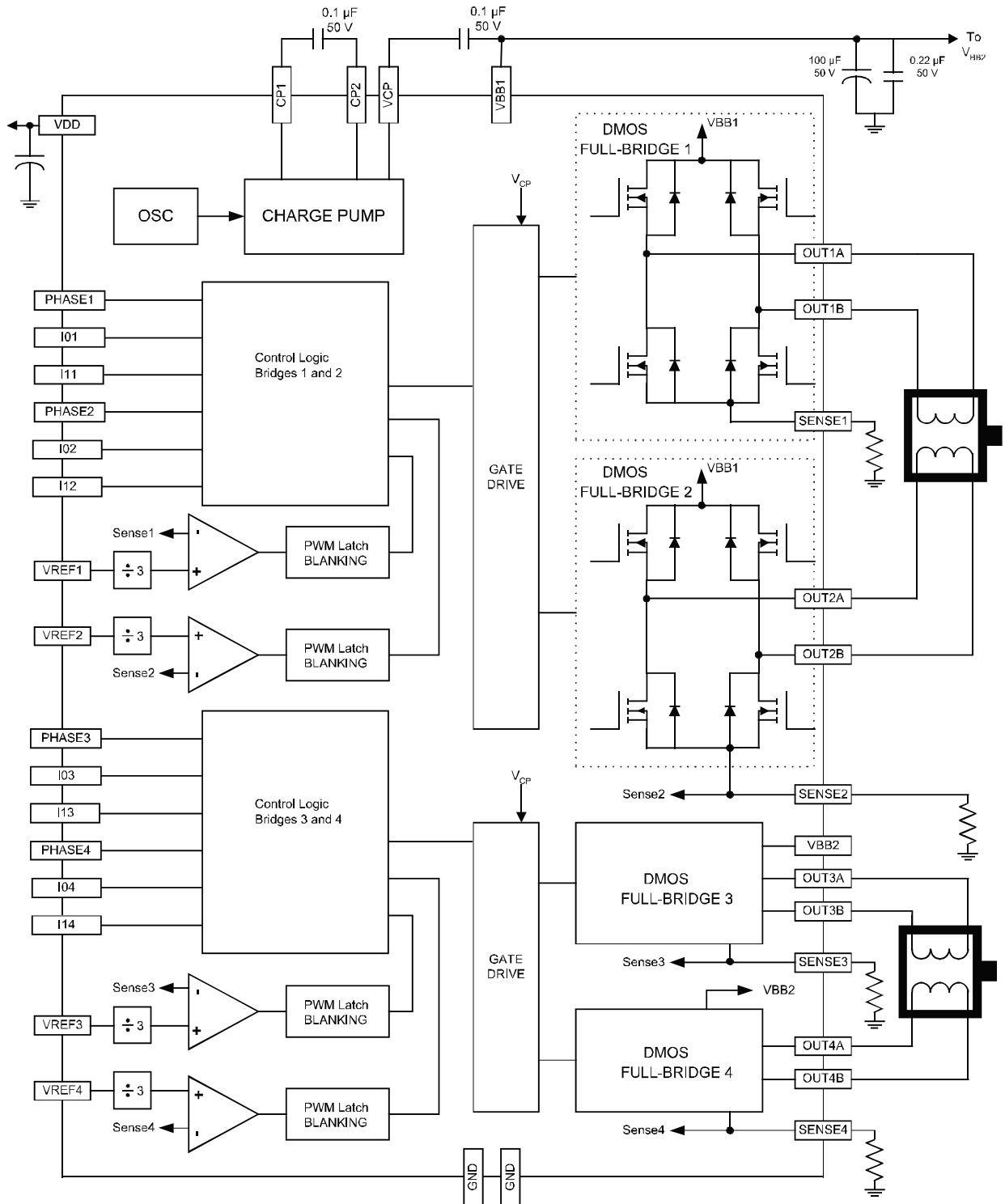
订购信息

Part Number	Package	Packing
HR3988	48 pin TQFP with exposed thermal pad	2500 pieces per tray

工作极限

Characteristic	Symbol	Notes	Rating	Units
Load Supply Voltage	V_{BB}		-0.5 to 36	V
		Pulsed $t_w < 1 \mu s$	38	V
Logic Supply Voltage	V_{DD}		-0.4 to 7	V
Output Current	I_{OUT}	May be limited by duty cycle, ambient temperature, and heat sinking. Under any set of conditions, do not exceed the specified current rating or a Junction Temperature of 150°C.	1.2	A
		Pulsed $t_w < 1 \mu s$	2.8	A
Logic Input Voltage Range	V_{IN}		-0.3 to 7	V
SENSE _x Pin Voltage	V_{SENSEX}		0.5	V
		Pulsed $t_w < 1 \mu s$	2.5	V
VREF _x Pin Voltage	V_{REFx}		2.5	V
Operating Temperature Range	T_A	Range S	-20 to 85	°C
Junction Temperature	$T_J(max)$		150	°C
Storage Temperature Range	T_{stg}		-40 to 125	°C

电路结构框图



电气特性¹，均在 $T_A = 25^\circ\text{C}$ ， $V_{BB} = 36\text{ V}$ 时测定，除非特殊说明。

Characteristics	Symbol	Test Conditions	Min.	Typ.2	Max.	Units
Load Supply Voltage Range	V_{BB}	Operating	8.0	–	36	V
Logic Supply Voltage Range	V_{DD}	Operating	3.0	–	5.5	V
VDD Supply Current	I_{DD}		–	5	10	mA
Output On Resistance	$R_{DS(on)}$	Source driver, $I_{OUT} = -1.2\text{ A}$, $T_J = 25^\circ\text{C}$	–	700	800	$\text{m}\Omega$
		Sink driver, $I_{OUT} = 1.2\text{ A}$, $T_J = 25^\circ\text{C}$	–	700	800	$\text{m}\Omega$
V_f , Outputs		$I_{OUT} = 1.2\text{ A}$	–	–	1.3	V
Output Leakage	I_{DSS}	Outputs, $V_{OUT} = 0$ to V_{BB}	–20	–	20	μA
VBB Supply Current	I_{BB}	$I_{OUT} = 0\text{ mA}$, outputs on, PWM = 50 kHz, DC = 50%	–	–	8	mA
控制逻辑						
Logic Input Voltage	$V_{IN(1)}$		$0.7 \times V_{DD}$	–	–	V
	$V_{IN(0)}$		–	–	$0.3 \times V_{DD}$	V
Logic Input Current	I_{IN}	$V_{IN} = 0$ to 5 V	–20	<1.0	20	μA
Input Hysteresis	V_{hys}		150	300	500	mV
Propagation Delay Times	t_{pd}	PWM change to source on	350	550	1000	ns
		PWM change to source off	35	–	300	ns
		PWM change to sink on	350	550	1000	ns
		PWM change to sink off	35	–	250	ns
Crossover Delay	t_{COD}		300	425	1000	ns
Blank Time	t_{BLANK}		0.7	1	1.3	μs
VREFx Pin Input Voltage Range	V_{REFx}	Operating	0.0	–	1.5	V
VREFx Pin Reference Input Current	I_{REF}	$V_{REF} = 1.5$	–	–	± 1	μA
Current Trip-Level Error ³	V_{ERR}	$V_{REF} = 1.5$, phase current = 100%	–5	–	5	%
		$V_{REF} = 1.5$, phase current = 67%	–5	–	5	%
		$V_{REF} = 1.5$, phase current = 33%	–15	–	15	%
保护电路						
VBB UVLO Threshold	$V_{UV(VBB)}$	V_{BB} rising	7.3	7.6	7.9	V
VBB Hysteresis	$V_{UV(VBB)hs}$		100	500	600	mV
VDD UVLO Threshold	$V_{UV(VDD)}$	V_{DD} rising	2.65	2.8	2.95	V
VDD Hysteresis	$V_{UV(VDD)hy}$		75	105	125	mV
Thermal Shutdown Temperature	T_{JTSD}		155	165	175	$^\circ\text{C}$
Thermal Shutdown Hysteresis	$T_{JTSDhys}$		–	15	–	$^\circ\text{C}$

¹对于输入/输出电流，我们将从指定器件引脚流出的电流定义为负电流。

²典型数据仅是在最佳制造和应用的假设条件下的数值，仅供初步设计概算使用。对于个体芯片，性能可能有所不同，均在最大值和最小值间。

³ $V_{ERR} = [(V_{REF}/3) - V_{SENSE}] / (V_{REF}/3)$.

功能描述

器件工作: HR3988能同时驱动2个步进电机、4个直流电机，或1个步进电机、2个直流电机。其中流过每个半桥的电流都由一个有固定截止时间的PWM电路控制，以限制其负载电流在一个设定值。在每一个步进，流过电机的电流由外部的电流采样电阻 R_S 和外部参考电压 V_{REF} 。

当逻辑输入脚（ $PHASE_x$, $I0_x$, $I1_x$ ）需要上拉至 V_{DD} ，可串联一个大电阻，以限制逻辑输入电流。

内部PWM电流控制: 每一个H桥都由一个有固定衰减时间的PWM电流控制电路控制，以限制其负载电流在一个期望值（ I_{TRIP} ）。初始时，对角线上的一对源接收DMOS（一对上下桥臂）处于输出状态，电流流经电机绕组和SENCE脚所接的电流取样电阻 R_{Sx} 。当取样电阻上的压降等于 V_{REFx} 上的电压时，电流取样比较器将PWM锁存器复位，从而关断源驱动器（上桥臂）。

其中，最大限流 I_{MAX} 是由取样电阻 R_S 和电流取样比较器的输入电平 V_{REF} 控制的：

$$I_{TRIPmax} = V_{REF} / 3R_S$$

每步的实际电流为最大电流的百分比，近似为：

$$I_{TRIP} = (\%I_{TRIPmax}/100)I_{TRIPmax}$$

其中 $\%I_{TRIPmax}$ 可在步序表中查看。

注意：SENSE脚上的最大电压不能超过 $\pm 0.5V$ 。

固定衰减时间: 内部PWM电流控制电路采用单触发电路来控制衰减时间。其中一个衰减时间设定为 $30\mu s$ 。

消隐(Blanking): 当输出在内部电流控制电路作用下开关时，该功能屏蔽电流检测比较器的输出，防止由于钳位二极管反向恢复电流，以及负载电容的开关瞬态电流引起的错误的过流检测。屏蔽时间， $t_{BLANK}(\mu s)$ ，近似为 $1\mu s$ 。

控制逻辑: 通过工业标准接口 $I1$, $I0$, $PHASE$ 与外部通信，实现对HR3988的全步、1/2步、1/4步控制。每一对桥有一个独立的 V_{REF} 输入，因此可通过动态改变 V_{REFx} 引脚电压来实现具有更高分辨率的步进模式。

电荷泵(CP1和CP2): 电荷泵用来生成一个高于 V_{BB} 的电压，去驱动输出高端DMOS的栅极。一个 $0.1\mu F$ 的陶瓷电容接在CP1、CP2之间，实现泵电荷的目的。一个 $0.1\mu F$ 陶瓷电容接在VCP、VBB之间，用来存储电荷，去驱动高端DMOS器件。

SHUTDOWN 关断: 当电路发生诸如过温保护或者发生VCP的欠压闭锁等异常时，SHUTDOWN功能开启，输出被关闭，直到电路脱离SHUTDOWN条件。在上电瞬间，欠压闭锁电路关闭了输出驱动。

同步整流: 如前所述, PWM随着固定衰减时间周期性关闭, 负载电流将续流。在电流续流衰减期间, 同步整流将开启适当的MOSFET, 并有效的减小体二极管的导通电阻 ($R_{DS(on)}$) 以降低功耗。为防止负载反向电流, 当检测到零电流时, 同步整流将关闭。

混合衰减模式: 参见图2, 当电流达到设定值 I_{trip} , HR3988进入快衰模式, 衰减时间 t_{FD} 占固定衰减时间 t_{OFF} 的30.1%。随后转为慢衰模式直至固定衰减时间 t_{OFF} 结束 (即 $t_{OFF}-t_{FD}$)。从快衰向慢衰转换时, 驱动被关闭约600ns (死区时间), 已防止H桥电源和地的直通, 在此期间内, 同步整流被关闭, 器件只工作在快衰或慢衰模式。

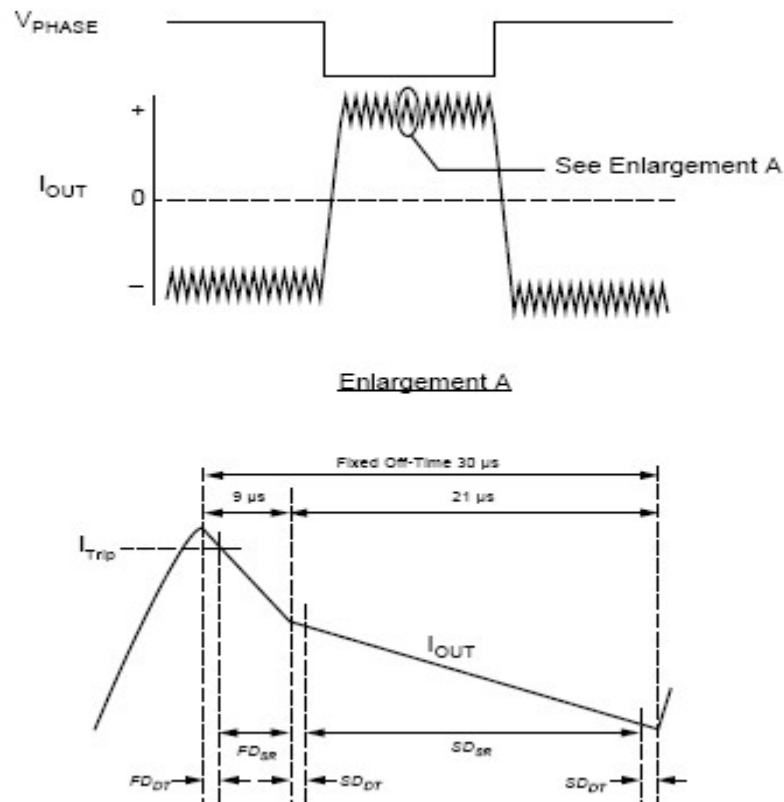


图 2. 混合衰减模式工作

步序图

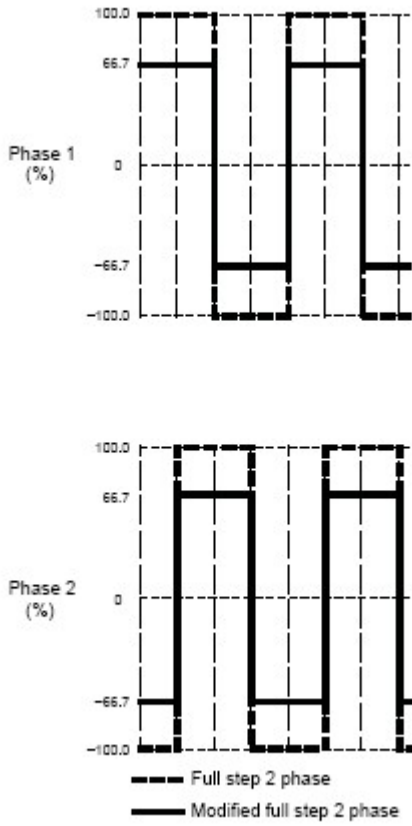


图 3. 全步进模式的步序

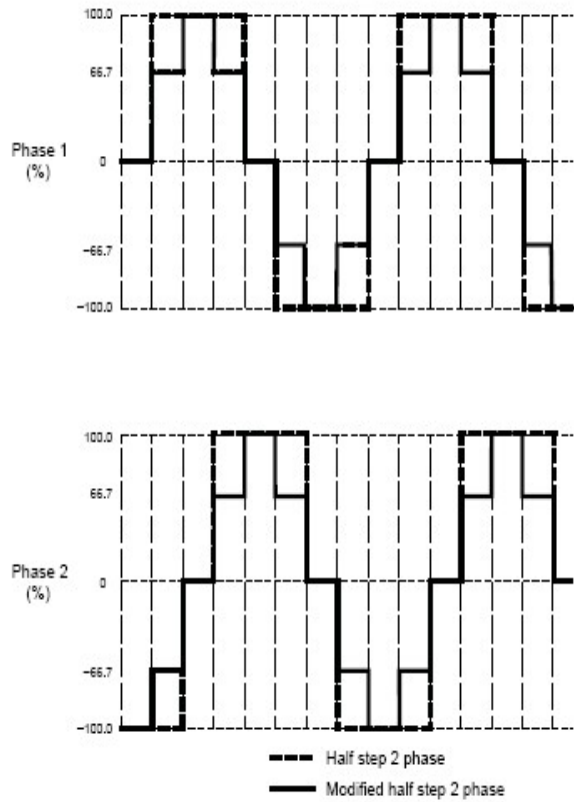


图 4. 1/2 步进模式的步序

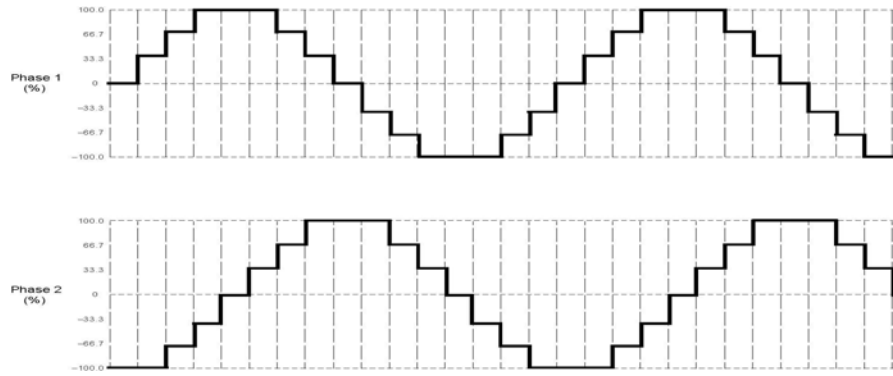


图5. 1/4步进模式的步序

步序设置

Full	1/2	1/4	Phase 1 (%I _{TrippMax})	I0x	I1x	PHASE	Phase 2 (%I _{TrippMax})	I0x	I1x	PHASE
	1	1	0	H	H	X	100	L	L	1
		2	33	L	H	1	100	L	L	1
1	2	3	100/66*	L/H*	L	1	100/66*	L/H	L	1
		4	100	L	L	1	33	L	H	1
	3	5	100	L	L	1	0	H	H	X
		6	100	L	L	1	33	L	H	0
2	4	7	100/66*	L/H*	L	1	100/66*	L/H	L	0
		8	33	L	H	1	100	L	L	0
	5	9	0	H	H	X	100	L	L	0
		10	33	L	H	0	100	L	L	0
3	6	11	100/66*	L/H*	L	0	100/66*	L/H	L	0
		12	100	L	L	0	33	L	H	0
	7	13	100	L	L	0	0	H	H	X
		14	100	L	L	0	33	L	H	1
4	8	15	100/66*	L/H*	L	0	100/66*	L/H	L	1
		16	33	LL/H*	H	0	100	L	L	1

* Denotes modified step mode

芯片选型: 对于1个步进/直流电机或2个直流电机的应用，我们提供了HR3979和HR4985，并配有标准通信接口进行逻辑控制，您可以从我公司网站或经销商取得相关信息。

直流电机控制: HR3988的每个H桥（共有4个）拥有一个独立的PWM电流控制电路，其能驱动4个直流电机（最大电流至1.2A）。此时VREFx用来定义该路H桥的最大电流，IOx和I1x短接置L或H可开启或关闭该路输出，而PHASEx置H或L则可实现电机的正、反向控制。

PCB布局: PCB板应铺设尽可能大的地平面。为了获得最佳的电气特性和热参数性能，HR3988封装上的外露散热片需直接焊接到PCB的外露铺铜上，并在PCB适当位置增加散热过孔，以此增加散热性能。

接地: 在靠近芯片的位置使用一个低阻抗的星形接地点，可有效减小地噪声，该芯片封装底部的散热片可作为该星形接地点。

低阻抗的地回路可有效减小地噪声，确保电源电压稳定。PCB推荐布局如下图，其说明了如何在芯片底部建立星形接地点，既实现了地阻抗接地，又提供了散热路径。

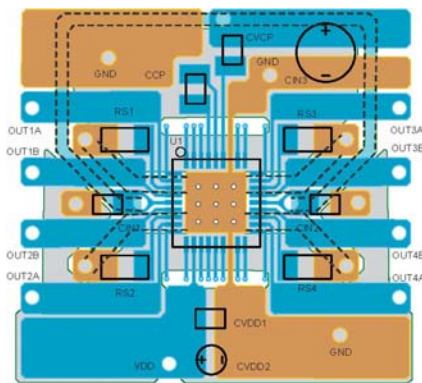
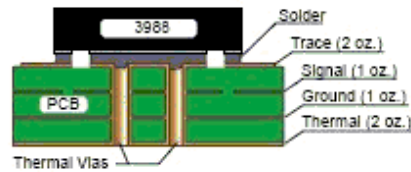
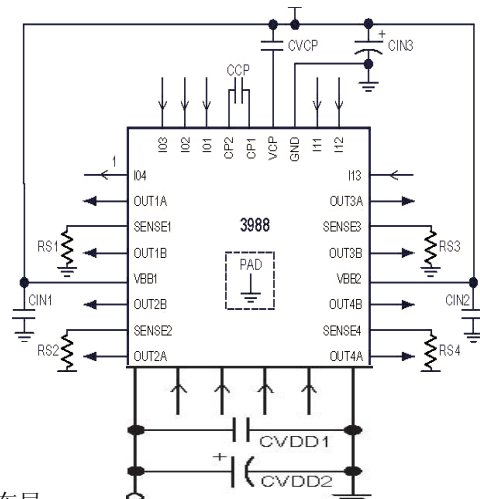


图 6. TQFP48PP封装的PCB布局



上图为典型应用电路的PCB布局，HR3988(U1)下面的外露铺铜直接焊接在芯片底部的散热片，其中的散热过孔也作为电气过孔，以与PCB地层相连，这两块地平面即为星形接地点。

电源端两个电容应并联，并尽量靠近芯片引脚，其中陶瓷电容负载滤除高频噪声，应更靠近芯片。

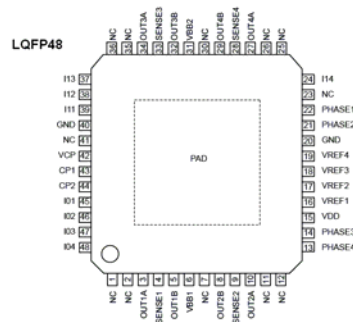
SENSE设置：电流取样电阻 RS_x 将流过较大电流，且其电压被用做电流取样比较器的采样值，需要非常精确，其需要以非常低的阻抗连接到地，否则，该阻

抗上的电压将直接影响电流取样比较器的精确度。

正如图6，其使用了很端、粗、低阻抗的引线将SENSE x 引脚与星形接地点连接。如果可能，该线路上不应有其他元器件。

注：在选择 RS_x 阻值是，应确保SENSE x 引脚上的电压不超过 ± 500 mV。

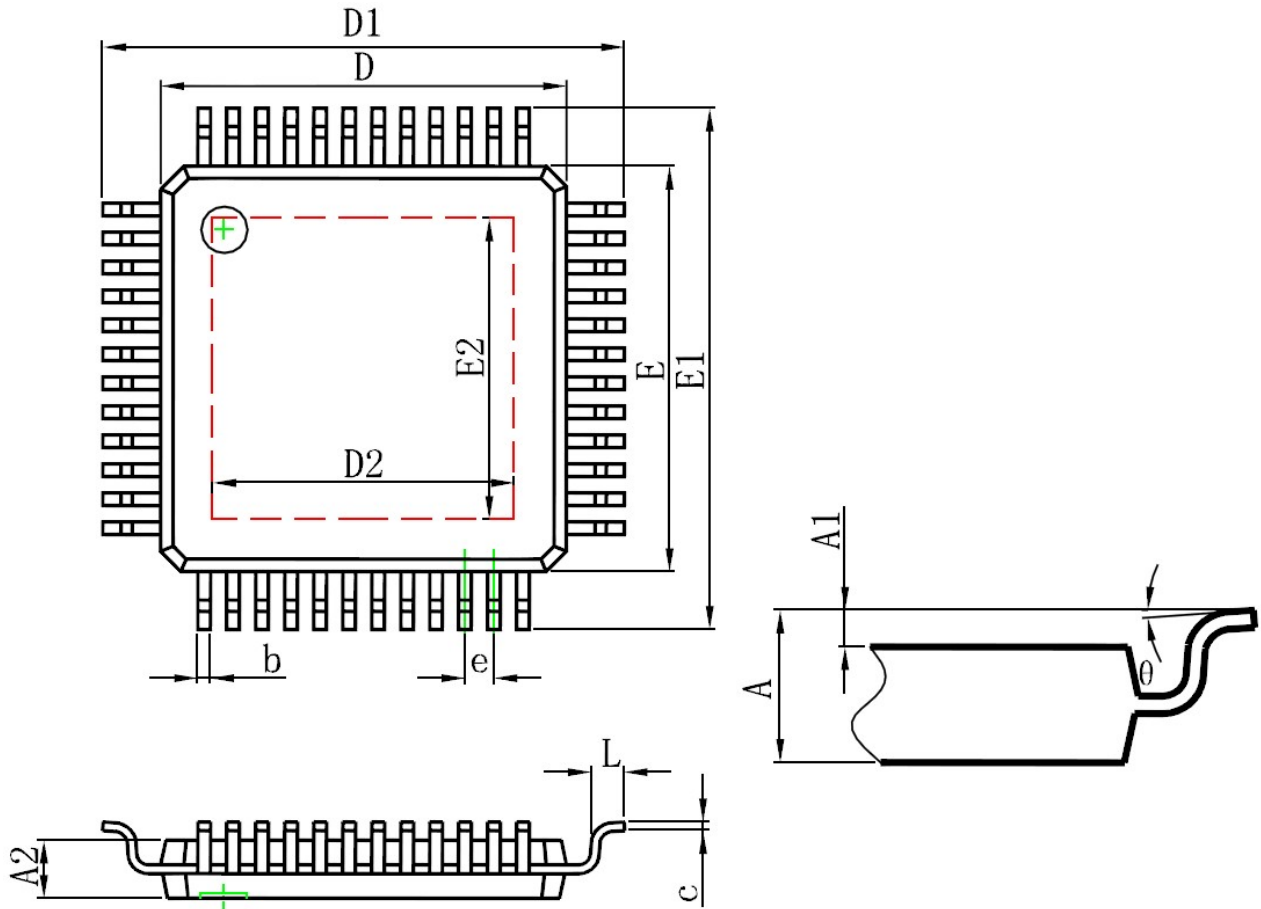
引脚排列图



引脚列表

Number (LQFP48)	Pin Name	Pin Description
3	OUT1A	DMOS Full-Bridge 1 Output A
4	SENSE1	Sense Resistor Terminal for Bridge 1
5	OUT1B	DMOS Full-Bridge 1 Output B
6	VBB1	Load Supply Voltage
8	OUT2B	DMOS Full-Bridge 2 Output B
9	SENSE2	Sense Resistor Terminal for Bridge 2
10	OUT2A	DMOS Full-Bridge 2 Output A
13	PHASE4	Control Input
14	PHASE3	Control Input
15	VDD	Logic Supply Voltage
16	VREF1	Analog Input
17	VREF2	Analog Input
18	VREF3	Analog Input
19	VREF4	Analog Input
20	GND	Ground
21	PHASE2	Control Input
22	PHASE1	Control Input
24	I14	Control Input
27	OUT4A	DMOS Full-Bridge 4 Output A
28	SENSE4	Sense Resistor Terminal for Bridge 4
29	OUT4B	DMOS Full-Bridge 4 Output B
31	VBB2	Load Supply Voltage
32	OUT3B	DMOS Full-Bridge 3 Output B
33	SENSE3	Sense Resistor Terminal for Bridge 3
34	OUT3A	DMOS Full-Bridge 3 Output A
37	I13	Control Input
38	I12	Control Input
39	I11	Control Input
40	GND	Ground
42	VCP	Reservoir Capacitor Terminal
43	CP1	Charge Pump Capacitor Terminal
44	CP2	Charge Pump Capacitor Terminal
45	I01	Control Input
46	I02	Control Input
47	I03	Control Input
48	I04	Control Input
1, 2, 7, 11, 12, 23, 25, 26, 30, 35, 36, 41	NC	No Connect
-	PAD	Exposed pad for enhanced thermal performance. Should be soldered to the PCB.

48 Pin TQFP with Exposed Thermal Pad



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A		1.200		0.047
A1	0.050	0.150	0.002	0.006
A2	0.950	1.050	0.037	0.041
b	0.190	0.260	0.007	0.010
c	0.090	0.200	0.004	0.008
D	6.900	7.100	0.272	0.280
D1	8.850	9.150	0.348	0.360
D2	5.100	5.300	0.201	0.209
E	6.900	7.100	0.272	0.280
E1	8.850	9.150	0.348	0.360
E2	5.100	5.300	0.201	0.209
e	0.500(BSC)		0.020(BSC)	
L	0.450	0.750	0.018	0.030
θ	1°	7°	1°	7°